

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 05-336583
(43)Date of publication of application : 17.12.1993

(51)Int.Cl.

H04Q 11/04
H04J 3/06
H04L 5/22
H04M 3/00
H04M 11/00

(21)Application number : 04-141215

(71)Applicant : NEC CORP
NEC MIYAGI LTD
(72)Inventor : MORIKAWA TAKAHIRO
TAKAHASHI HIROYUKI

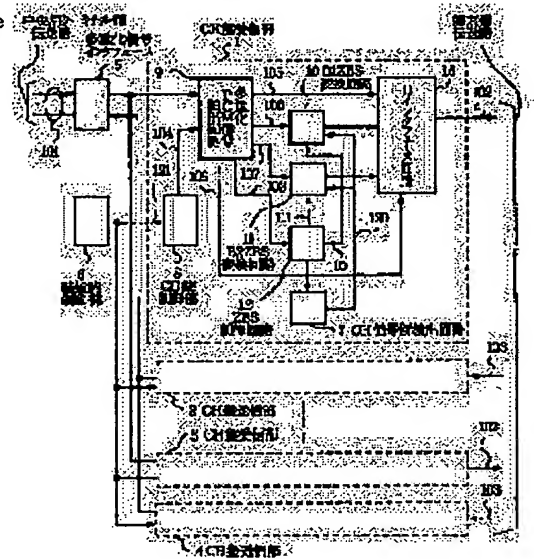
(22)Date of filing : 02.06.1992

(54) ISDN SUBSCRIBER LINE CARRYING DEVICE

(57)Abstract:

PURPOSE: To stop the operation of continuous '0' signal suppression at the time of a transmission line fault and to transmit the signal of all '1' showing the fault or an idle code signal to the side of a terminal or an exchange.

CONSTITUTION: This device is provided with an OH signal input interruption detection circuit 7 in a CH board reception part 1 so as to monitor synchronizing bits in an Over Head signal 109 and when a multiplex PCM signal 101 is the signal of all '1', a ZBS signal inhibit signal 120 is sent to a B1ZBS conversion circuit 10 and a B2ZBS conversion circuit 11 so as to inhibit the conversion of B1 and B2 data to the data of all '0' even when a B1ZBS control signal and a B2ZBS control signal show the value of '1'.



LEGAL STATUS

[Date of request for examination] 28.06.1996
[Date of sending the examiner's decision of rejection]
[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]
[Date of final disposal for application]
[Patent number] 3138531
[Date of registration] 08.12.2000
[Number of appeal against examiner's decision of rejection]
[Date of requesting appeal against examiner's decision of rejection]
[Date of extinction of right]

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平5-336583

(43)公開日 平成5年(1993)12月17日

(51)Int.Cl. ⁵	識別記号	庁内整理番号	F I	技術表示箇所
H 0 4 Q 11/04				
H 0 4 J 3/06	Z	8843-5K		
H 0 4 L 5/22	Z	8843-5K		
H 0 4 M 3/00	B	8426-5K		
		9076-5K		
			H 0 4 Q 11/ 04	E
			審査請求 未請求 請求項の数 2(全 6 頁) 最終頁に続く	

(21)出願番号 特願平4-141215

(22)出願日 平成4年(1992)6月2日

(71)出願人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(71)出願人 000161253

宮城日本電気株式会社

宮城県黒川郡大和町吉岡字雷神2番地

(72)発明者 森川 隆弘

東京都港区芝五丁目7番1号日本電気株式会社内

(72)発明者 高橋 広幸

宮城県黒川郡大和町吉岡字雷神2番地宮城日本電気株式会社内

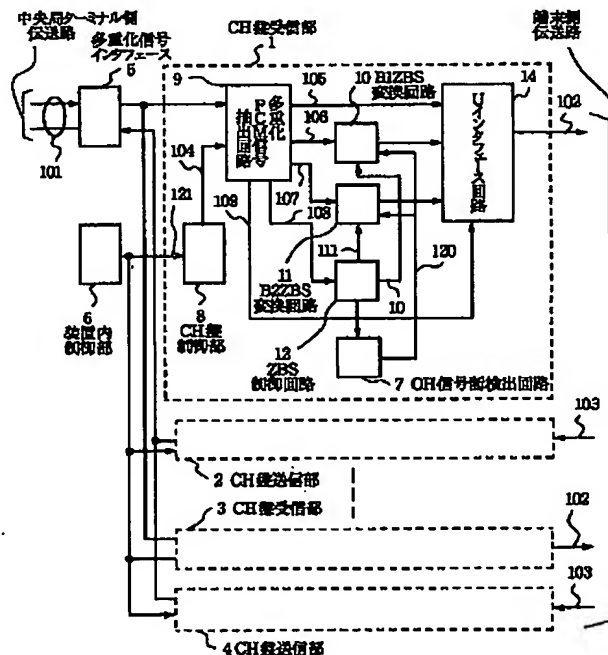
(74)代理人 弁理士 京本 直樹 (外2名)

(54)【発明の名称】 I S D N加入者線搬送装置

(57)【要約】

【目的】伝送路の障害時は連続0信号抑圧の動作を停止し、障害を示すオール1信号のアイドルコード信号を端末あるいは交換機側に対して送信できるようにする。

【構成】CH搬送信部1内にOver Head信号109中の同期ビットを監視するOH信号入力断検出回路13を設け、多重化PCM信号101がオール1信号の場合はZBS禁止信号120をB1ZBS変換回路10及びB2ZBS変換回路11に送り、B1ZBS制御信号27とB2ZBS制御信号28が1の値を示してもB1及びB2データをオール0のデータへ変換することを禁止する。



【特許請求の範囲】

【請求項1】 複数の端末側からデータ信号を入力しこのデータが0信号を連続する時はこの連続0信号以外の信号にそれぞれ変換しこの変換を実行したことを示す変換情報をそれぞれに付加した後多重化し多重化PCM信号として伝送路へ送出する送信回路と、前記多重化PCM信号を受信し複数の前記データ信号と前記変換情報とに分離した後前記変換情報により前記データ信号の変換部分を連続0信号に戻しこのデータ信号を複数の端末側にそれぞれ送出する受信回路とを備えるISDN加入者線搬送装置において、前記受信回路は前記伝送路の断を検出しこの検出信号により前記データ信号の変換部分を連続0信号に戻す動作を禁止する機能を備えることを特徴とするISDN加入者線搬送装置。

【請求項2】 伝送路からの多重化PCM信号を受信し前記多重化PCM信号を構成するDデータ信号とB1データ信号とB2データ信号とOH信号とZB1信号とに分離し出力する多重化PCM信号抽出回路と、前記B1データ信号を入力し前記ZB1信号から得られるB1ZBS制御信号によりこの信号が1を示した時に前記B1データ信号を連続する0信号に変換し出力するB1ZBS変換回路と、前記B2データ信号を入力し前記ZB1信号から得られるB2ZBS制御信号によりこの信号が1を示した時に前記B2データ信号を連続する0信号に変換し出力するB2ZBS変換回路とを備えるISDN加入者線搬送装置において、前記OH信号を入力しこの信号のレベル断を検出するZBS禁止信号を出力するOH信号入力断検出回路と、前記B1ZBS変換回路は前記ZBS禁止信号を入力した時に前記連続する0信号に変換する動作を禁止する機能と、前記B2ZBS変換回路は前記ZBS禁止信号を入力した時に前記連続する0信号に変換する動作を禁止する機能を備えることを特徴とするISDN加入者線搬送装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明はISDN加入者線搬送装置に関し、特に連続する0信号の伝送方式を改善した加入者線搬送装置に関する。

【0002】

【従来の技術】 ISDN加入者線搬送装置は交換機側に接続された中央局ターミナルと端末装置が接続される遠隔ターミナルとの間の複数のISDN加入者線を多重化して接続するものである。

【0003】 従来、この種のISDN加入者線搬送装置は図2に示す回路構成をしている。本図は遠隔ターミナル側に設置されたISDN加入者線搬送装置を示すもので、端末側からのデータ信号103を多重化PCM信号101に変換して中央局ターミナル側伝送路へ送出するCH盤送信部19、21と、中央局ターミナルからの多重化PCM信号101を端末側のデータ信号103に変

換し端末側の伝送路へ送出するCH盤受信部18、20と、各CH盤側の多重化PCM信号を中央部ターミナル側の伝送路に接続するための多重化信号インタフェース部5と、各CH盤を制御する装置内制御部6とから構成されている。

【0004】 尚CH盤は加入者線の数だけ複数個収容されている。この構成において、端末側から連続する0信号のデータ値を伝送する場合は、信号の誤伝送を避けるため送信側即ち、CH盤送信部でこの連続0信号を1を含む他の信号に変換して対向局に送出し、受信側のCH盤受信部でこれを連続0信号に戻している。尚、これを連続0信号抑圧と称している。

【0005】 次に本発明に係るCH盤受信部18、20について説明する。CH盤受信部18、20は同じ構成であるのでCH盤受信部18について内部構成を説明する。多重化PCM信号101を入力しタイムスロット割当信号104を入力によりB1データ信号106とB2データ信号107とDデータ信号105とOver Head信号109（以下OH信号と略す）とZero Byte Indicator信号108（以下ZB1信号と略す）とを分離抽出する多重化PCM信号抽出回路9と、B1データ信号106を入力しB1ZBS制御信号110によりB1ZBS変換信号を出力するB1ZBS変換回路15と、B2データ信号107を入力しB2ZBS制御信号111によりB2ZBS変換信号を出力するB2ZBS変換回路16と、ZB1信号108を入力しB1ZBS制御信号110とB2ZBS制御信号111を出力するZero Byte Substitution制御回路12（以下ZBS制御回路と略す）と、装置内制御信号を入力しタイムスロット割当信号104を出力するCH盤制御回路8と、B1ZBS変換信号とB2ZBS変換信号とDデータ信号105とOH信号109とを入力しこれ等を多重化したUインタフェース送信信号102を出力するUインタフェース回路とを備えている。

【0006】 対向局である中央部ターミナルのCH盤受信部において、B1データ信号106およびB2データ信号107に対応する送信側データ信号は、あらかじめ端末側からの入力データ信号が連続する0信号の場合、この信号を連続0信号以外の信号に変換しており、また同時にZB1信号中のB1データに関する部分およびB2データに関する部分の信号を0から1の値にして送信している。

【0007】 この対向局からの多重化PCM信号101をCH盤受信部18の多重化PCM信号抽出回路9は多重化信号インタフェース部5を介し受信し、多重化PCM信号を各信号に分離する。ZB1信号107はZBS制御回路12に入力され、B1データに関する部分及びB2データに関する部分の信号が抽出され、それぞれB1ZBS制御信号110あるいはB2ZBS制御信号1

11として出力される。入力 of B1データ信号106を連続0信号のデータ値に戻す。また同様にB2ZBS変換回路16においても、このB2ZBS制御信号が0から1に変化した場合、入力 of B2データ信号107を連続0信号に戻してそれぞれUインタフェース回路14を介し端末側に送出している。

【0008】

【発明が解決しようとする課題】このように従来例においては、連続0信号抑圧をZB1信号が0から1に変化することにより行なっているため、対向局との間の伝送路が断線障害が発生すると、CH盤が受信する多重化PCM信号がオール1となり、ZB1信号もオール1であるため連続0信号抑圧と認識し、B1データ信号およびB2データ信号は連続0信号のデータ値に変換され端末側に送信されることになる。このことにより障害が発生したことにより端末側に送るべきデータ信号の値が存在しないことを示すオール1のアイドルコード信号を端末側に対して送れないという問題がある。

【0009】

【課題を解決するための手段】本発明の連続0信号抑圧方式は、複数の端末側からデータ信号を入力しこのデータが0信号を連続する時はこの連続0信号以外の信号にそれぞれ変換しこの変換を行ったことを示す変換情報をそれぞれ付加した後多重化し多重化PCM信号として伝送路へ送出する送信回路と、前記多重化PCM信号を受信し複数の前記データ信号と前記変換情報とに分離化した後前記変換情報により前記データ信号の変換部分を連続0信号に戻しこのデータ信号を複数の端末側にそれぞれ送出する受信回路とを備えるISDN加入者線搬送装置において、前記受信回路は前記伝送路の断を検出しこの検出信号により前記データ信号の変換部分を連続0信号に戻す動作を禁止する機能を備えている。

【0010】

【実施例】次に、本発明の一実施例について図面を参照して説明する。図1は本発明の一実施例のブロック図である。

【0011】中央局ターミナル側伝送路からの多重化PCM信号101は、CH盤受信部1の多重化PCM信号抽出回路9及び他のCH盤受信部20に入力される。また、装置内制御部6はCH盤が使用可能なタイムスロットの情報を含む装置内制御信号121をCH盤制御回路8に対して送り、CH盤制御回路8はタイムスロット割当信号104を多重化PCM信号抽出回路9に対して送る。多重化PCM信号抽出回路9は、タイムスロット割当信号21に従い多重化PCM信号101の中から自CH盤に送られて来るB1データ成分、B2データ成分、Dデータ成分、OH信号成分、ZB1信号成分を抽出し、B1データ信号106をB1ZBS変換回路10に送り、B2データ信号107をB2ZBS変換回路11に送り、Dデータ信号24をUインタフェース回路14

に送り、ZB1信号109をZBS制御回路12に送り、OH信号109をUインタフェース回路14及びOH信号断検出回路13に送る。

【0012】OH信号断検出回路13は、OH信号109中に含まれて0が95回連続した後1が1回現れる同期ビットを監視して、同期ビットの規則性が保たれている時は1の値を示し、ターミナル間の伝送路の断線といった障害が発生したことにより多重化PCM信号101中のOH信号成分がオール1となり同期ビットの規則性が失われた時には0の値を示すZBS禁止信号120をB1ZBS変換回路10及びB2ZBS変換回路11に対して送る。

【0013】ZBS制御回路12はZB1信号108中からB1データの真の値がオール0である場合1の値をとるB1データに関する成分を抽出してB1ZBS制御信号110とし、B2データの真の値がオール0である場合1の値をとるB2データに関する成分を抽出してB2ZBS制御信号111として、それぞれB1ZBS変換回路10とB2ZBS変換回路11とに送る。

【0014】B1ZBS変換回路10は、ZBS禁止信号120が1の値である場合ターミナル間の伝送路に障害が発生していないと認識し、B1ZBS制御信号110が0の値の時は連続0信号抑圧が行われていないと判断してB1データ信号106の値をそのままB1ZBS変換信号としてUインタフェース回路14に送り、B1ZBS制御信号110が1の値の時は連続0信号抑圧が行われてデータ値が変えられていると判断してオール0のデータをB1ZBS変換信号としてUインタフェース回路14に送る。

【0015】また、ZBS禁止信号120が0の値である場合、B1ZBS変換回路10はターミナル間の伝送路に障害が発生していると認識し、多重化PCM信号101がオール1となったためB1ZBS制御信号110が1の値を示すと判断して、B1ZBS制御信号110に従ったB1データのオール0データへの変換を行わない。ターミナル間の伝送路の障害発生時には、B1データ信号106はオール1のデータになっているためB1ZBS変換信号もオール1となりUインタフェース回路14に送られる。

【0016】上述したB1ZBS変換回路10と同様に、B2ZBS変換回路11は、ZBS禁止信号120が1の値である場合ターミナル間の伝送路に障害が発生していないと認識し、B2ZBS制御信号111が0の値の時は連続0信号抑圧が行われていないと判断してB2データ信号23の値をそのままB2ZBS変換信号としてUインタフェース回路14に送り、B2ZBS制御信号111が1の値の時は連続0信号抑圧が行われてデータ値が変えられていると判断してオール0のデータをB2ZBS変換信号としてUインタフェース回路14に送る。

【0017】また、ZBS禁止信号120が0の値である場合、B2ZBS変換回路11はターミナル間の伝送路に障害が発生していると認識し、多重化PCM信号101がオール1となったためB2ZBS制御信号111が1の値を示すと判断して、B2ZBS制御信号111に従ったB2データのオール0データへの変換を行わない。ターミナル間の伝送路の障害発生時には、B2データ信号23はオール1のデータになっているのでB2ZBS変換信号もオール1となりUインタフェース回路14に送られる。

【0018】Uインタフェース回路14は、B1ZBS変換信号とB2ZBS変換信号とDデータ信号105とOH信号109とを多重化したUインタフェース送信信号102を終端装置側に対して送る。

【0019】

【発明の効果】以上説明したように本発明は、伝送路の断障害をOH信号より検出しこの検出信号により連続0信号抑圧の動作を禁止しているので、伝送路障害時の送るべきB1データ信号およびB2データ信号の値が存在

しないことを示すオール1のアイドルコード信号を端末側に送ることができる。従って端末側において迅速な障害対応が可能となる効果がある。

【図面の簡単な説明】

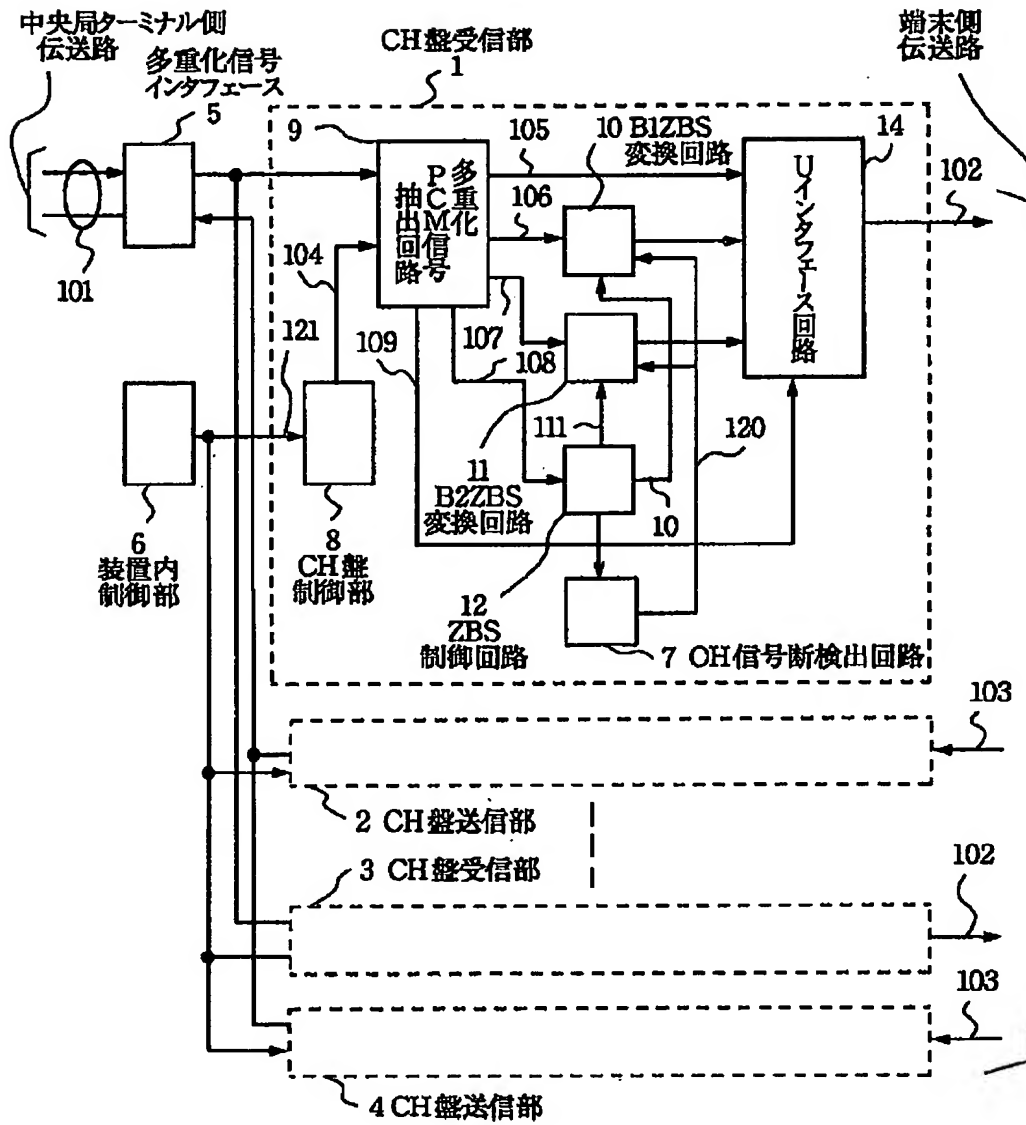
【図1】本発明の一実施例のブロック図である。

【図2】従来例のブロック図である。

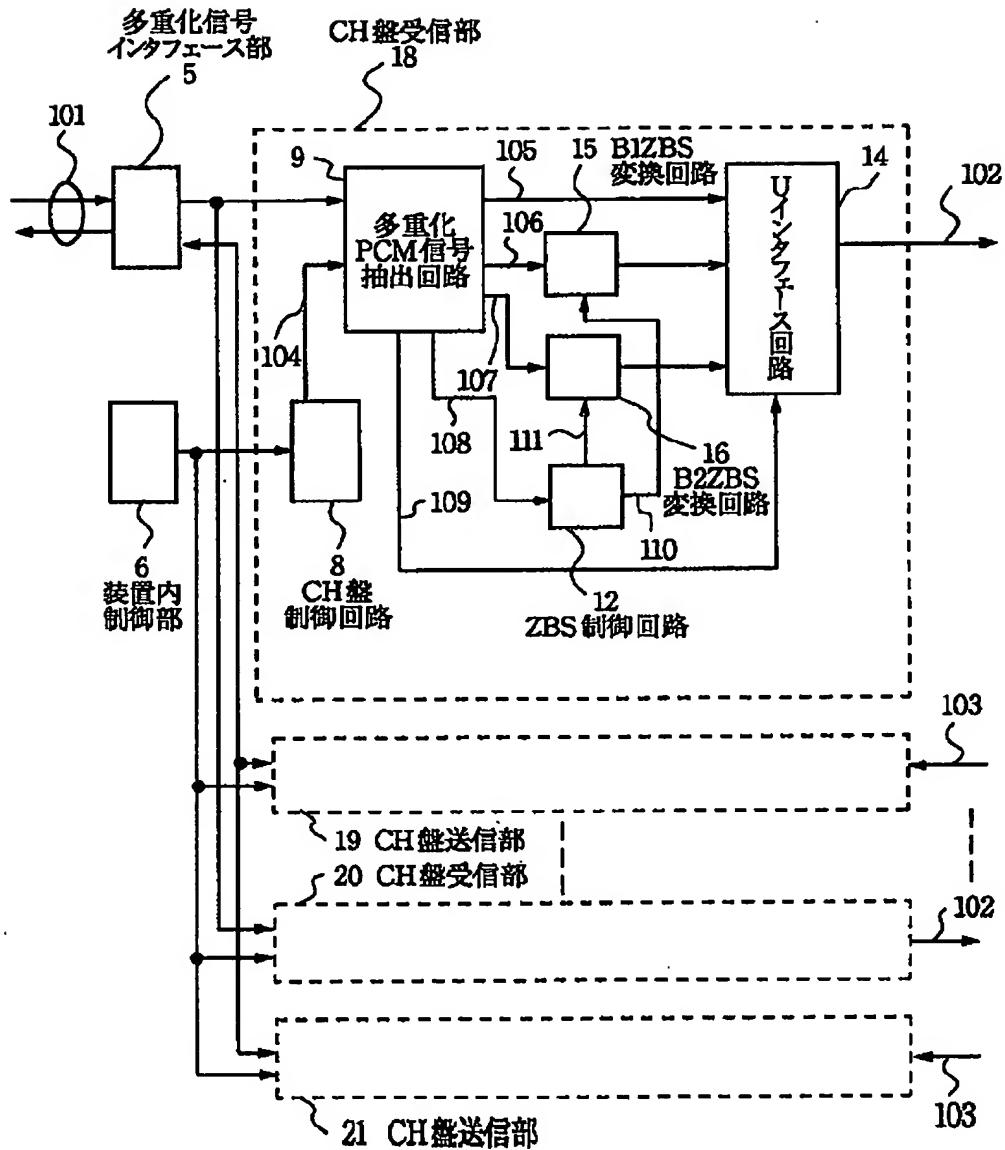
【符号の説明】

- 1, 3 CH盤受信部
- 2, 4 CH盤送信部
- 5 多重化信号インタフェース部
- 6 装置内制御部
- 7 OH信号断検出回路
- 8 CH盤制御回路
- 9 多重化PCM信号抽出回路
- 10 B1ZBS変換回路
- 11 B2ZBS変換回路
- 12 Zero Byte Substitution
n制御回路（ZBS制御回路）
- 14 Uインタフェース回路

【図 1】



【図2】



フロントページの続き

(51)Int.C1.⁵

H 0 4 M 11/00

識別記号

3 0 1

庁内整理番号

8627-5K

F I

技術表示箇所